



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002315018 A

(43) Date of publication of application: 25.10.02

(51) Int. Cl. H04N 9/78
H04N 5/46
H04N 9/44

(21) Application number: 2001117281

(22) Date of filing: 18.04.01

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(72) Inventor: MURATA HISAHARU
YUMINE MANABU

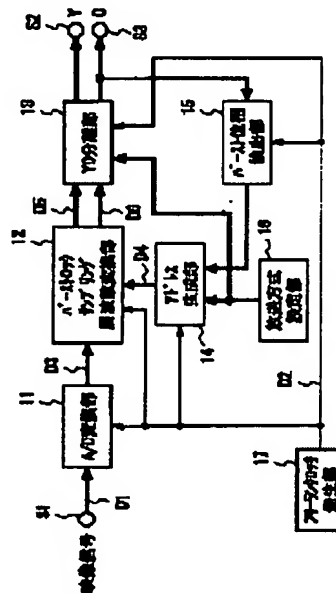
(54) IMAGE SIGNAL PROCESSOR

(57) Abstract

PROBLEM TO BE SOLVED: To separate composite signals (NTSC and PAL) in signals Y, C in a plurality of broadcasting systems, using a single-clock generator.

SOLUTION: Using a single free-run clock 17, a processor (11) composite signals in individual broadcasting systems are subjected to A/D conversion, generates (14) addresses respectively corresponding to the broadcasting systems and converts (13) the sampling frequency to separate into signals Y, C, using them. At this time, by measuring the burst phase of output signals C errors are detected an address generator circuit is controlled and with the error signal, errors are made so as not to be generated.

COPYRIGHT: (C)2002,JPO



(11)特許出願公開番号
特開2002-315018
(P2002-315018A)

(51)Int.Cl.	識別記号	FI	テコード(参考)
H 0 4 N	9/78	H 0 4 N	5 C 0 2 5
	5/46		5 C 0 6 6
	9/44		Z

弁理士 早瀬 憲一

【特許請求の範囲】

【請求項1】 クロックを発生するクロック発生手段

と、

前記クロック発生手段により発生されたクロックに基づいて、アナログ映像信号をデジタル信号に変換するA/D変換手段と、

前記A/D変換手段からのデジタル信号のサンプリング周波数を変換するサンプリング周波数変換手段と、

前記サンプリング周波数変換手段によりサンプリング周波数の変換された信号を輝度信号と色信号に分離するY/C分離手段と、

前記Y/C分離手段により分離された色信号からバースト位相を検出し、位相誤差を示す位相誤差信号を出力するバースト位相検出手段と、

放送方式を設定する放送方式設定手段と、

前記放送方式設定手段により設定された放送方式に応じて、前記バースト位相検出手段からの位相誤差信号を用いて周波数変換用のアドレスを生成するアドレス生成手段と、を備え、

前記サンプリング周波数変換手段は、

前記アドレス生成手段からのアドレスを用いて、サンプリング周波数の変換を行うことを特徴とする映像信号処理装置。

【請求項2】 クロックを発生するクロック発生手段

と、

前記クロック発生手段により発生されたクロックに基づいて、アナログ映像信号をデジタル信号に変換するA/D変換手段と、

放送方式を設定する放送方式設定手段と、

前記放送方式設定手段により設定された放送方式に応じて、周波数変換用のアドレスを生成するアドレス生成手段と、

前記A/D変換手段からのデジタル信号のサンプリング周波数を、前記アドレス生成手段からのアドレスを用いて変換するサンプリング周波数変換手段と、

前記サンプリング周波数変換手段によりサンプリング周波数の変換された信号を輝度信号と色信号に分離するY/C分離手段と、

前記Y/C分離手段により分離された色信号からバースト位相を検出し、位相誤差を示す位相誤差信号を出力するバースト位相検出手段と、を備え、

前記クロック発生手段は、

前記バースト位相検出手段からの位相誤差信号に基づいて、バーストにロックしたクロックを発生することを特徴とする映像信号処理装置。

【請求項3】 請求項1記載の映像信号処理装置において、

前記Y/C分離手段により分離された色信号を色差信号にデコードするクロマデコード手段と、

前記Y/C分離手段により分離された輝度信号、及び前記

クロマデコード手段によりデコードされた色差信号を、ラインロックした輝度信号、及び色差信号に変換するラインロック手段と、をさらに備え、

前記クロック発生手段は、周波数が13.5MHzの整数倍のクロックを発生させることを特徴とする映像信号処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、映像信号処理装置に関し、特に、コンポジット映像信号を輝度信号及び色信号に分離するためのY/C分離手段を含む映像信号処理装置に関する。

【0002】

【従来の技術】放送電波の方式としては、米国や日本で用いられているNTSC方式、主にヨーロッパで用いられているPAL方式、またはフランスなどで用いられているSECAM方式の3方式がある。そして、テレビジョン受像機やVTR、DVDレコーダ等は、一般にその放送方式のいずれかに対応したものであり、例えば、NTSC方式のテレビジョン受像機では、PAL方式の番組を受信し、映像・音声を出力することはできない。この課題を克服するために、従来より、NTSC方式やPAL方式などの複数の放送方式の映像信号を処理可能な映像信号処理装置が開発されている。

【0003】図8は、NTSC方式と、PAL方式の映像信号を処理可能な、従来の映像信号処理装置の構成を示すブロック図である。図6において、A/D変換部41は、アナログ映像信号入力端子S1から入力されたNTSCコンポジット映像信号、またはPALコンポジット映像信号のアナログ信号を、デジタル信号に変換する。そして、Y/C分離部42は、A/D変換部41により変換されたデジタル信号を輝度信号(Y信号)と、色信号(C信号)に分離する。Y/C分離部42により分離されたY信号と、C信号は、それぞれ、Y信号出力端子S2と、C信号出力端子S3から出力される。バースト位相検出部43は、Y/C分離部42により分離されたC信号からバースト信号を抜き出し、その位相を検出して位相誤差を求め、その誤差を位相誤差信号としてVCOクロック発生部44、及び45に出力する。VCOクロック発生部44、45は、バースト位相検出部43から出力される位相誤差信号に基づいて、VCOによりバーストロックしたクロックを発生する。なお、VCOクロック発生部44は、NTSC放送方式に対応したクロックを発生し、VCOクロック発生部45は、PAL放送方式に対応したクロックを発生する。放送方式設定部46は、セレクタ47、及びY/C分離部42に対して、ユーザの選択したNTSCやPALなどの放送方式を設定する。セレクタ47は、放送方式設定部46に設定された放送方式に基づいて、VCOクロック発生部44、または45からのクロックを選択する。

【0004】次に、従来の映像信号処理装置の動作について説明する。まず、この映像信号処理装置は、NTSC放送方式、またはPAL放送方式のY信号とC信号が多重された映像信号（コンポジット映像信号）の入力に対し、Y信号、C信号を出力する。

【0005】入力信号がNTSCコンポジット映像信号のときには、ユーザが放送方式設定部46の放送方式としてNTSC方式を選択することにより、セクタ47、及びYC分離部42は、NTSC方式に設定される。そして、セクタ47によりVCOクロック発生部

44のクロックが選択される。
【0006】このクロックは色副搬送波周波数の4倍（以下、 $4f_{sc}$ という）のサンプリング周波数である（NTSC放送方式のときには、 $4f_{sc}=14.31818...MHz$ である）。アナログ映像信号入力端子S1から入力されたアナログ信号は、A/D変換部41により、 $4f_{sc}$ のサンプリング周波数でデジタル信号に変換される。A/D変換部41からのデジタル信号は、YC分離部42でY信号とC信号に分離され、Y信号出力端子S2、及びC信号出力端子S3から出力される。

【0007】バースト位相検出部43は、YC分離部42から出力されるC信号を色差信号（Cb、Cr）に変換し、その色差信号から位相誤差を検出する。なお、このバースト位相検出部43による位相誤差の検出に関しては、例えば、特開平8-23547号公報に開示されている。

【0008】VCOクロック発生部44は、バースト位相検出部43からの位相誤差検出結果がゼロになるように $4f_{sc}$ のクロックを発生し、A/D変換部41のサンプリングポイントをコントロールする。

【0009】入力信号がPALコンポジット映像信号のときは、ユーザが放送方式設定部46の放送方式としてPAL方式を選択することにより、セクタ47、及びYC分離部42は、PAL方式に設定される。そして、セクタ47によりVCOクロック発生部45のクロックが選択される。このクロックは、PALの色副搬送波周波数の4倍である $17.7MHz$ のサンプリング周波数である。

【0010】NTSC方式とPAL方式では1水平同期期間の長さや色信号の水平走査期間における相関性が異なるが、YC分離部42をデジタル部で構成することにより、遅延部をNTSC方式のときは1H（Hは水平同期期間）、PAL方式のときは2Hとして、サンプリング周波数も同様にそれぞれの方式の $4f_{sc}$ に切り替え、フィルタ等の中心周波数を可変することにより同一のYC分離部42で対応することができる。

【0011】

【発明が解決しようとする課題】しかしながら、従来の映像信号処理装置によれば、クロック発生部が2個必要である。また、NTSC方式の映像信号を処理する場合

には、サンプリング周波数がNTSC- $4f_{sc}$ によるA/D変換のときに、PAL- $4f_{sc}$ のクロックが妨害として乗ってしまい、映像信号にビート（非同期クロック間の干渉によるビート）が発生するという問題があり、さらに、PAL方式の映像信号を処理する場合にも、同様の問題があった。

【0012】本発明は上記の問題点を解決するためになされたものであり、クロック発生部を単数とし、かつ、出力映像信号にビートが発生しない映像信号処理装置を提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するために、本発明による映像信号処理装置は、クロックを発生するクロック発生手段と、前記クロック発生手段により発生されたクロックに基づいて、アナログ映像信号をデジタル信号に変換するA/D変換手段と、前記A/D変換手段からのデジタル信号のサンプリング周波数を交換するサンプリング周波数交換手段と、前記サンプリング周波数交換手段によりサンプリング周波数の交換された信号を輝度信号と色信号に分離するYC分離手段と、前記YC分離手段により分離された色信号からバースト位相を検出し、位相誤差を示す位相誤差信号を出力するバースト位相検出手段と、放送方式を設定する放送方式設定手段と、前記放送方式設定手段により設定された放送方式に応じて、前記バースト位相検出手段からの位相誤差信号を用いて周波数変換用のアドレスを生成するアドレス生成手段と、を備え、前記サンプリング周波数交換手段は、前記アドレス生成手段からのアドレスを用いて、サンプリング周波数の交換を行うことを特徴とするものである。

【0014】また、本発明による映像信号処理装置は、クロックを発生するクロック発生手段と、前記クロック発生手段により発生されたクロックに基づいて、アナログ映像信号をデジタル信号に変換するA/D変換手段と、放送方式を設定する放送方式設定手段と、前記放送方式設定手段により設定された放送方式に応じて、周波数変換用のアドレスを生成するアドレス生成手段と、前記A/D変換手段からのデジタル信号のサンプリング周波数を、前記アドレス生成手段からのアドレスを用いて交換するサンプリング周波数交換手段と、前記サンプリング周波数交換手段によりサンプリング周波数の交換された信号を輝度信号と色信号に分離するYC分離手段と、前記YC分離手段により分離された色信号からバースト位相を検出し、位相誤差を示す位相誤差信号を出力するバースト位相検出手段と、を備え、前記クロック発生手段は、前記バースト位相検出手段からの位相誤差信号に基づいて、バーストにロックしたクロックを発生することを特徴とするものである。

【0015】また、本発明による映像信号処理装置は、前記映像信号処理装置において、前記YC分離手段によ

10

20

30

40

50

り分離された色信号を色差信号にデコードするクロマデコード手段と、前記YC分離手段により分離された輝度信号、及び前記クロマデコード手段によりデコードされた色差信号を、ラインロックした輝度信号、及び色差信号に変換するラインロック手段と、をさらに備え、前記クロック発生手段は、周波数が13.5MHzの整数倍のクロックを発生させることを特徴とするものである。

【0016】

【発明の実施の形態】（実施の形態1）以下、本発明の実施の形態1による映像信号処理装置について、図面を参照しながら説明する。図1は、本実施の形態1による映像信号処理装置の構成を示すブロック図である。

【0017】図1において、本実施の形態1による映像信号処理装置は、A/D変換部11と、バーストロックサンプリング周波数変換部12と、YC分離部13と、アドレス生成部14と、バースト位相検出部15と、放送方式設定部16と、フリーランクロック発生部17とを備える。

【0018】A/D変換部11は、フリーランクロック発生部17により発生されたフリーランクロックに基づいて、アナログ映像信号入力端子S1から入力されたアナログ映像信号をデジタル信号に変換する。

【0019】バーストロックサンプリング周波数変換部12は、A/D変換部11からのデジタル信号のサンプリング周波数を、アドレス生成部14により生成されたアドレスに基づいて変換する。

【0020】YC分離部13は、バーストロックサンプリング周波数変換部12からサンプリング周波数の変換されたデジタルデータD5、及びイネーブル信号D6を受け付け、放送方式設定部16により設定された放送方式に応じて、デジタルデータD5を輝度信号（Y信号）と、色信号（C信号）に分離し、Y信号をY信号出力端子S2に出力し、C信号をC信号出力端子に出力する。

【0021】アドレス生成部14は、放送方式設定部16により設定された放送方式に応じて、バースト位相検出部15からの位相誤差信号を用いて周波数変換用のアドレスを生成する。

$$Hn = (X/14 - 3 * (2^{10}) * g) - Y \quad \dots (式2)$$

で求められ、10ビットレンジを超えた部分については0に折り返される。すなわち、(式2)の下位10ビットがアドレスデータD4となる。この(式2)で示されるアドレスデータD4の生成されるタイミングは、gの値がインクリメントされた時である。なお、Yを求めるときに位相誤差に掛けられた所定の値は、Yにより(式2)が発散しないために用いられるものであり、映像信号処理装置の設計者により適切な値に設定される。

【0029】ここで、(式2)と、アドレスデータD4との関係について少し説明しておく。(式2)のHnは、XMHzでのサンプリング点間を1024(=2

*【0022】バースト位相検出部15は、従来のバースト位相検出部43と同様のものであり、YC分離部13からのC信号を受け取り、そのC信号を色差信号（Cb、Cr）に分離し、その色差信号からバースト位相を検出して、0°、90°、180°、270°のサンプリングポイントに対するズレ量である位相誤差を示す位相誤差信号を、アドレス生成部14に出力する。

【0023】放送方式設定部16は、ユーザにより選択された放送方式を、アドレス生成部14、及びYC分離部13に対して設定する。フリーランクロック発生部17は、所定の周波数のフリーランクロックを発生する。

【0024】次に、本実施の形態1による映像信号処理装置の動作について説明する。図2は、映像信号処理装置の動作を説明するための波形図である。まず、NTSCコンポジット映像入力信号D1がアナログ映像信号入力端子S1から入力される場合について説明する。

【0025】アナログ映像信号入力端子S1から入力されたNTSCコンポジット映像信号D1は、フリーランクロック発生部17から出力されたサンプリングクロックD2に基づいて、A/D変換部11によりデジタル信号D3に変換される。

【0026】次に、アドレス生成部14で生成される14.3MHzアドレスデータD4について説明する。放送方式設定部16により、入力信号がNTSC方式に設定されているため、アドレス生成部14は、NTSC方式に対応した周波数変換用のアドレスを生成する。

【0027】アドレス生成部14は、フリーランクロック、すなわちサンプリングクロックD2の周波数をXMHzとしたときに、

$$Fn = 14.3 / X * m \quad \dots (式1)$$

を計算する。ここで、mは、XMHzのクロックをカウントした値である。したがって、mは、フリーランクロックの1周期ごとにカウントアップされていく。

【0028】(式1)の“Fn”の整数部分を“g”とする。アドレスデータD4を10ビットとすると、アドレスデータD4は、バースト位相検出部15からの位相誤差に所定の係数を掛けたYを用いて、

$$Hn = (X/14 - 3 * (2^{10}) * g) - Y \quad \dots (式2)$$

10)等分したときの、14.3MHzでのサンプリングに相当する点の所定の位置からの絶対値（絶対距離）を示すものである。このHnの下位10ビットがアドレスデータD4となるが、このことは、Hnを1024で割った余りがアドレスデータD4となることを示している。すなわち、アドレスデータD4は、14.3MHzでのサンプリングに相当する点の、その点に一番近く、かつ、その点より時間的に手前のXMHzでのサンプリング点からの距離（相対距離）を示すものとなっている。なお、(式2)の場合には、XMHzでのサンプリング点間を1024等分しているが、これは一例であ

て、所望の精度にあわせて、何等分するかを決定すればよい。

【0030】ここで、具体例を挙げてアドレスデータD4について説明する。具体例においては、 $X=27\text{MHz}$ とし、説明の簡単のために(式2)において、“Y”を無視する。

【0031】図3は、具体例を説明するための図である。図3において、●は、 27MHz でのサンプリング点を示し、△は、 14.3MHz でのサンプリングに相当する点を示す。

【0032】この場合に(式1)を計算すると、 F_n の整数部分を示す g の値は、図3における期間Aから順番に、“0、1、1、2、2、3、…”となる。この g のインクリメントされる期間に、 14.3MHz でのサンプリングに相当する点が存在する。したがって、(式2)により H_n が求められるのは、 g のインクリメントされた期間、すなわち期間B、期間D、期間Fである。

【0033】期間Bにおいてアドレス生成部14は、(式2)を用いて H_n の値を求める。期間Bにおいて、 $H_n=198.3$ となる(小数点以下は四捨五入している)。この値は、●1からの△bの距離(絶対距離)を示す値である。なお、アドレスデータD4としては、 H_n の下位10ビットが用いられるため、アドレスデータD4は、 198.3 から $1024(=2^{10})$ を引いた 90.3 となる。この値は、 27MHz でのサンプリング点●2から、 14.3MHz でのサンプリングに相当する点△bまでの距離(相対距離)を示している。(式1)、及び(式2)を用いて順次、計算していくことにより、図3で示される△c、△dのサンプリング点を示すアドレスデータD4を求めることができる。

【0034】このようにして求められた、 14.3MHz のサンプリングに相当する点を示すアドレスデータD4を、アドレス生成部14は、図2で示される D_{ad0} 、 D_{ad1} 、…のように、順次、バーストロックサンプリング周波数変換部12に出力する。

$$F_p = 17.7 / X * 1000$$

$$H_p = (X / 17.7 * (2^{10}) * g) - Y \quad \text{(式3)}$$

を用いる。すなわち、NTSC方式で用いた式の 14.3MHz の部分に 17.7MHz とした式を用いる。そして、(式4)の下位10ビットがアドレスデータD4としてアドレス生成部14から出力される。これ以外のPALコンボジット信号を処理するときの動作は、NTSCコンボジット信号を処理するときの動作と同様であり、その説明を省略する。

【0040】なお、本実施の形態1では、上記の(式1)～(式4)により、NTSC方式、またはPAL方式におけるサンプリング周波数でのサンプリング点のアドレスを求めるとしたが、フリーランクロックによるサンプリング周波数を、NTSC方式やPAL方式のサンプリング周波数に変換できるのであれば、アドレス生成

*【0035】バーストロックサンプリング周波数変換部12は、アドレス生成部14から入力されたアドレスデータD4に基づいて、 14.3MHz でのサンプリングに相当する点のデータを、その前後の $X\text{MHz}$ でのサンプリング点のデータを用いて補間することにより求める。例えば、図2において、データ D_{out0} は、 $X\text{MHz}$ でのサンプリング点におけるデータ $D_{in0} \sim D_{in4}$ から補間フィルタにより算出され、バーストロックした 14.3MHz サンプリング相当のデータ D_{out0} がイネーブル信号D6とともにYC分離部13に出力される。ここで、イネーブル信号D6は、 14.3MHz アドレスデータD4において、桁あふれの発生した次のクロックの期間、ONとなる信号である。

【0036】YC分離部13は、イネーブル信号D6がONのときにのみ、バーストロックサンプリング周波数変換部12からの 14.3MHz サンプリング相当データD5の値を読み込むことにより、 14.3MHz でサンプリングしたときと同様のデータを得ることができる。そして、YC分離部13では、その 14.3MHz サンプリング相当データD5に対して、YC分離を行い、Y信号をY信号出力端子S2に出力し、C信号をC信号出力端子に出力する。

【0037】次に、PALコンボジット映像入力信号D1がアナログ映像信号入力端子S1から入力される場合について説明する。このときには、放送方式設定部16により、PAL方式に設定されているため、アドレス生成部14は、PAL方式に対応した周波数変換用のアドレスを生成する。

【0038】PALコンボジット映像入力信号D1のときにも、アドレス生成部14で使用する式が異なる以外は、基本的にNTSC映像入力信号の場合と同様に処理される。

【0039】PAL信号のときには、アドレス生成部14において、(式1)、(式2)に代えて、

$$\text{(式3)} \quad H_p = (X / 17.7 * (2^{10}) * g) - Y \quad \text{(式4)}$$

部14の求めるアドレスは、どのようなものであってもよい。例えば、(式2)で示される、 14.3MHz でのサンプリングに相当する点の絶対距離を示す値をアドレスとすることにより、サンプリング周波数を変換することもできる。

【0041】以上のように、本実施の形態1による映像信号処理装置によれば、フリーランクロックを用いてサンプリングされたデジタル信号を、NTSC方式、またはPAL方式でのサンプリング周波数となるようにサンプリング周波数を変換することで、単一のクロックを用いるのみでNTSC方式、またはPAL方式のコンボジット信号をYC分離することができる。また、映像信号処理装置が単一のクロック発生部17を備えるのみで

あるため、映像信号にビートが発生することなく、映像の画質を向上させることもできる。

【0042】（実施の形態2）以下、本発明の実施の形態2による映像信号処理装置について、図面を参照しながら説明する。図4は、本実施の形態2による映像信号処理装置の構成を示すブロック図である。

【0043】図4において、本実施の形態2による映像信号処理装置は、A/D変換部11と、YC分離部13と、放送方式設定部16と、サンプリング周波数変換部22と、アドレス生成部24と、バースト位相検出部25と、VCOクロック発生部27とを備える。なお、A/D変換部11、YC分離部13、及び放送方式設定部16に関する部分の構成、及び動作は実施の形態1と同様であり、その説明を省略する。

【0044】サンプリング周波数変換部22は、A/D変換部11からのデジタル信号のサンプリング周波数を、アドレス生成部24により生成されたアドレスに基づいて変換する。アドレス生成部24は、放送方式設定部16により設定された放送方式に応じて、周波数変換*

$$Hn = (X/14.3 * (2^{10}) * g) \quad \dots (式2')$$

$$Hp = (X/17.7 * (2^{10}) * g) \quad \dots (式4')$$

を用いる。本実施の形態2では、バースト位相検出部25からの位相誤差信号は、アドレス生成部24に入力されるのではなく、VCOクロック発生部27に入力され、VCOクロック発生部27によりバーストロックがなされるからである。

【0049】なお、上記以外の本実施の形態2による映像信号処理装置の動作は、実施の形態1によるバーストロックサンプリング周波数変換部12、アドレス生成部14、バースト位相検出部15、及びフリーランクロック発生部17がそれぞれ、サンプリング周波数変換部22、アドレス生成部24、バースト位相検出部25、及びVCOクロック発生部27となった以外は、実施の形態1の動作と同様であり、その説明を省略する。

【0050】以上のように、本実施の形態2による映像信号処理装置によれば、フリーランクロックを用いてサンプリングされたデジタル信号を、NTSC方式、またはPAL方式でのサンプリング周波数となるようにサンプリング周波数を変換することで、単一のクロックを用いるのみでNTSC方式、またはPAL方式のコンポジット信号をYC分離することができ、また、映像信号処理装置が単一のクロック発生部27を備えるのみであるため、映像信号にビートが発生することなく、映像の画質を向上させることもできる。

【0051】（実施の形態3）以下、本発明の実施の形態3による映像信号処理装置について、図面を参照しながら説明する。図5は、本実施の形態3による映像信号処理装置の構成を示すブロック図である。

【0052】図5において、本実施の形態3による映像信号処理装置は、A/D変換部11と、バーストロック

* 用のアドレスを生成する。

【0045】バースト位相検出部25は、YC分離部13から出力されたC信号に基づいて求めた位相誤差信号を、アドレス生成部14に代えて、VCOクロック発生部27に出力する以外は、実施の形態1によるバースト位相検出部15と同様のものであり、その説明を省略する。

【0046】VCOクロック発生部27は、バースト位相検出部25からの位相誤差信号に基づいて、VCOによりバーストロックしたクロックを発生する。

【0047】次に、本実施の形態2による映像信号処理装置の動作について説明する。バースト位相検出部25から出力される位相誤差信号は、VCOクロック発生部27に入力され、その位相誤差信号に基づいてバーストロックされた所定の周波数のクロックがVCOクロック発生部27から出力される。

【0048】アドレス生成部24は、実施の形態1によるアドレス生成部14と同様であるが、実施の形態1で説明した（式2）、（式4）に代えて、

サンプリング周波数変換部12と、YC分離部13と、アドレス生成部14と、バースト位相検出部15と、放送方式設定部16と、クロマデコード部31と、ラインロック部32と、フリーランクロック発生部33とを備える。なお、クロマデコード部31、ラインロック部32、及びフリーランクロック発生部33に関する部分以外の構成、及び動作は実施の形態1と同様であり、その説明を省略する。

【0053】クロマデコード部31は、YC分離部13により分離された色信号を、バーストロックサンプリング周波数変換部12からのイネーブル信号に基づいて色差信号（Cb、Cr信号）にデコードし、その色差信号をラインロック部32に出力する。

【0054】ラインロック部32は、YC分離部13からの輝度信号と、クロマデコード部31からの色差信号とを入力とし、Y信号、Cb信号、Cr信号にラインロックを行い、デジタル符号化規格信号であるY信号、Cb信号、Cr信号を出力する。

【0055】フリーランクロック27MHz発生部33は、フリーランクロックとして、13.5MHzの整数倍である27MHzのクロックを発生する。

【0056】なお、バーストロックサンプリング周波数変換部12から出力されるイネーブル信号は、YC分離部13のみでなく、クロマデコード部31、及びラインロック部32にも出力される。

【0057】次に、本実施の形態3による映像信号処理装置の動作について説明する。アナログ映像信号入力端子S1に映像信号が入力され、YC分離部13から輝度信号と色信号とが出力されるまでの動作は、実施の形態

1と同様であり、その説明を省略する。

【0058】YC分離部13から出力されたC信号は、クロマデコード部31でバーストロックサンプリング周波数変換部12で生成されるイネーブル信号を用いて色差信号(Cb, Cr信号)にデコードされる。

【0059】ラインロック部32では、YC分離部13より出力されるY信号と、クロマデコード部31より出力されるCb, Cr信号とが、デジタル符号化規格信号のY, Cb, Cr信号に変換されて出力される。この

デジタル符号化規格信号のY信号のサンプリング周波数は13.5MHzであり、Cb, Cr信号のサンプリング周波数は6.75MHzであり、ラインロック部32のサンプリング周波数は27MHzであるので、容易にデジタル符号化規格信号へ変換することができる。

【0060】なお、本実施の形態3では、クロック発生部33のクロック周波数を、13.5MHzの整数倍である27MHzとしたが、クロック発生部33のクロック周波数は、13.5MHzの整数倍であれば、27MHzに限定されるものではない。

【0061】このように、本実施の形態3による映像信号処理装置によれば、単一のクロック発生部33により、NTSC方式コンポジット信号、あるいはPAL方式コンポジット信号をY信号、及びC信号に分離することができ、また、ビートが発生しないので、画質を向上させることができる効果が得られる。さらに、クロック発生部33の発生するクロックを、最終出力信号のサンプリング周波数の整数倍である27MHzのクロックとすることにより、バーストロックで用いられるクロックとラインロックで用いられるクロックとを共通化することができ、クロック発生手段をクロック発生部33に共通化できるため、さらにコストを削減した映像信号処理装置を提供することができる。

【0062】なお、上記各実施の形態において、PAL-N, PAL-M, NTSC443等の放送方式の場合にも、アドレス生成部14, 24において、それぞれの色副搬送波の4週相当のデータが生成されるようにし、各放送方式ごとにYC分離部13におけるYC分離の方式を切り替えることにより、それらの放送方式にも容易に対応することができることは言うまでもない。

【0063】また、上記各実施の形態における周波数変換部12, 22, YC分離部13, アドレス生成部14, 24, またはバースト位相検出部15, 25などは、ハードウェアで構成してもよく、プログラム制御によるソフトウェアで構成してもよい。

【0064】

【発明の効果】以上のように、本発明による映像信号処

理装置によれば、NTSC方式やPAL方式などのコンポジット信号をA/D変換手段によりサンプリングし、そのサンプリング周波数をそれぞれの放送方式のサンプリング周波数に変換することで、単一のクロックにより、複数の放送方式のコンポジット信号をYC分離することができる。したがって、クロック発生手段を放送方式ごとに備えた場合と比べて、回路規模を減少することができ、コストを削減することができる。また、映像信号処理装置が単一のクロックを備えるのみであるため、映像信号にビートが発生することなく、映像を高画質化することもできる。

【0065】また、クロック発生手段の発生するクロックの周波数を13.5MHzの整数倍とすることで、バーストロックで用いられるクロックとラインロックで用いられるクロックとを共通化することができ、クロック発生手段を共通化できるため、さらにコストを削減した映像信号処理装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1による映像信号処理装置の構成を示すブロック図である。

【図2】本発明の実施の形態1による映像信号処理装置の動作を説明するための波形図である。

【図3】本発明の実施の形態1による映像信号処理装置の動作の具体例を説明するための波形図である。

【図4】本発明の実施の形態2による映像信号処理装置の構成を示すブロック図である。

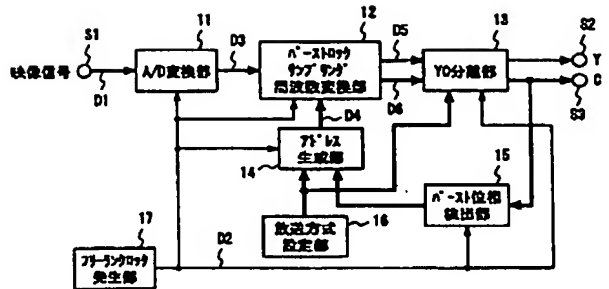
【図5】本発明の実施の形態3による映像信号処理装置の構成を示すブロック図である。

【図6】従来の映像信号処理装置の構成を示すブロック図である。

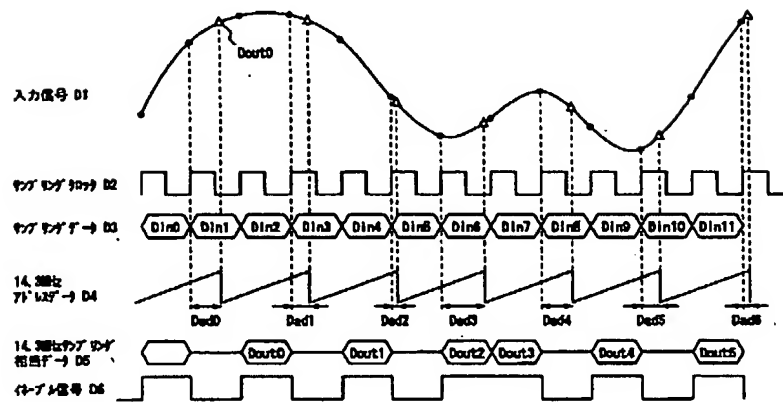
【符号の説明】

- 11, 41 A/D変換部
- 12 バーストロックサンプリング周波数変換部
- 13, 42 YC分離部
- 14, 24 アドレス生成部
- 15, 25 バースト位相検出部
- 16, 46 放送方式設定部
- 17 フリーランクロック発生部
- 22 サンプリング周波数変換部
- 27, 44, 45 VCOクロック発生部
- 31 クロマデコード部
- 32 ラインロック部
- 33 フリーランクロック27MHz発生部
- 43 バースト位相検出部
- 47 セレクタ

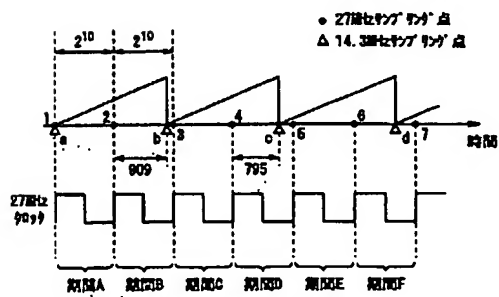
【図1】



【図2】

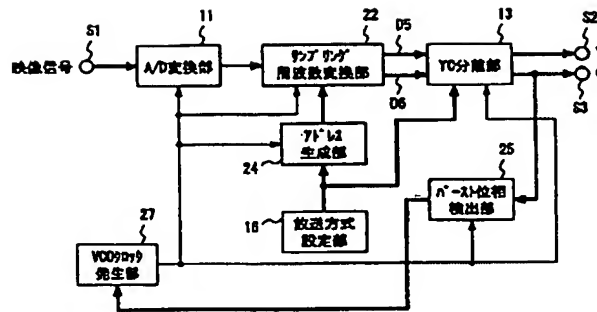


【図3】

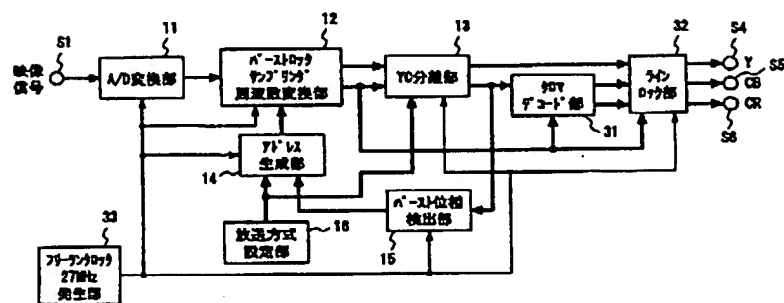


27MHz
サンプリング

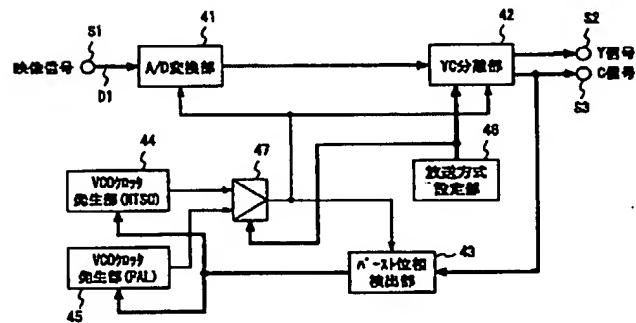
【図4】



【図5】



【図6】



フロントページの続き

F ターム(参考) SC025 BA01 BA06 BA18 BA25
SC066 AA03 BA02 BA03 CA01 CA03
DA08 DB07 DC01 DC06 EB02
GA02 GA03 GA04 GA15 GA16
GA27 GB03 GB12 HA03 HA04
JA06 JA07 KB02 KE19

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.